



## ASP-DAC 2007 開催のご案内

Asia and South Pacific Design Automation Conference 2007  
2007年1月23日～26日 パシフィコ横浜・会議センター  
主催: IEEE CAS, ACM SIGDA, 情報処理学会, 電子情報通信学会  
後援: JEITA, STARC, SCAT, 横浜市  
<http://www.aspdac.com/>

VLSI とシステムの設計技術に関するアジア・南太平洋地区最大の国際会議です。最新の研究成果について、基礎から応用までを広範な学術論文とチュートリアルでカバーします。今回も、昨年に引き続き、現場の設計者向けに“Designers' Forum”を開催。是非、多数の皆様にご参加をいただけますようご案内申し上げます。詳細はホームページにて。

### 基調講演

- 1月24日(水) 8:30-10:00 オープニング・基調講演 I  
「次世代の設計と EDA への挑戦—微細化, 大規模化, 設計メソッド複雑化への対応—」  
Rob A. Rutenbar, カーネギーメロン大学 教授
- 1月25日(木) 9:00-10:00 基調講演 II  
「来るべき IC 設計—電力, ばらつき, NRE コスト爆発の時代と将来像—」  
桜井 貴康, 東京大学 教授
- 1月26日(金) 9:00-10:00 基調講演 III  
「顧客利益の向上に向けたファウンドリの取り組み—精度が重要—」  
Fu-Chieh Hsu, TSMC 設計技術プラットフォーム担当 副社長

### デザイナーズ・フォーラム: パネルセッション

- 1月25日(木) 13:30-15:35  
「SoC のハードソフト協調検証」  
オーガナイザー: 住岡 徹次 (ソニー)  
モデレーター: 住岡 徹次 (ソニー)  
パネリスト: 黒川 秀文 (NEC エレクトロニクス)  
子井野 誠治 (東芝)  
G. Hellestrand (VaST Sys. Tech.)  
Ilya Klebanov (ATI Tech.)
- 1月26日(金) 16:00-18:05  
「LSI 設計の 10 大課題: LSI 設計者および EDA 開発者の観点から」  
オーガナイザー: 山村 毅 (富士通研)  
モデレーター: Peter Hofstee (IBM)  
パネリスト: 未定

### デザイナーズ・フォーラム: 論文セッション

- 1月25日(木) 16:00-17:35  
Low-power SoC Technologies
- 6D-1: The Development of Low-power and Real-time VC-1/H.264/MPEG4 Video Processing Hardware (ルネサステクノロジー)
- 6D-2: Development of Low Power ISDB-T One-Segment Decoder by Mobile Multi-Media Engine SoC (S1G) (東芝)
- 6D-3: Low Power Techniques for Mobile Application SoCs based on Panasonic Integrated Platform "UniPhier" (松下電器)
- 1月26日(金) 13:30-15:35  
High-speed Chip to Chip Signaling Solutions
- 8D-1: Preferable Improvements and changes to FB-DiMM High-Speed channel for 9.6Gbps operation (エルピーダ, 山一電機)
- 8D-2: Xbox360 Front Side Bus - A 21.6 G B/s End to End Interface Design (IBM)

- 8D-3: High-speed Signaling Technology for Servers (Fujitsu Laboratories of America)
- 8D-4: System Co-Design and Analysis Approach to Implementing the XDR Memory System of the Cell Processor Realizing 3.2 Gbps in Low Cost, High Volume Production (Rambus)

### 特別セッション

- 1D: University Design Contest (18 presentations)
- 2D: Design for Manufacturability (4 papers: TSMC, Clear Shape, Global Unichip, NTHU)
- 3D: Embedded Software for Multiprocessor Systems-on-Chip (4 papers: SNU, Nagoya Univ., National Taiwan Univ., NEC)
- 4D: EDA Challenges for Analog/RF
- 7D: Multi-Processor Platforms for Next Generation Embedded Systems (5 papers: Tensilica, ARM, IBM, IMEC, ST Micro)

### その他の注目セッション

- 1A: DFM in Physical Design
- 1C: Advances in High-Frequency and High-Speed Circuit Design and CAD
- 4B: System Level Modeling
- 7A: Advanced Methods for Leakage Reduction
- 9A: Power Efficient Design Techniques
- 9B: Leading Edge Design Methodology for Processors

### チュートリアル 1月23日(火)

- 65nm 以降の DFM ツール, 設計手法と実例 (NS Nagaraj (TI), Jean-Pierre Schoellkopf (STMicroelectronics), Mike Smayling (Applied Materials), Ban P. Wong (Chartered Semiconductor), Andrew B. Kahng (UCSD))
- 機能検証, 計画法とその管理 (Andrew Piziali (Cadence), Avi Ziv (IBM))
- 低消費電力 CMOS 設計: 研究の最前線 (若林 整 (ソニー), 黒田忠広 (慶応大学), Ankur Gupta (Cadence), Luca Benini (Bologna Univ.))
- 低消費電力 CMOS 設計: 最先端設計実例 (服部 俊洋 (ルネサステクノロジー), 井上 淳樹 (富士通研究所), 炭田 昌哉 (松下電器), 濱田基嗣 (東芝))
- 数百万ゲートの ASIC 設計向けの高速レイアウト合成手法 (Charles J. Alpert (IBM))
- 現実の組み込みシステム設計のための概念とツール (Daniel Gajski (UCI), Andreas Gerstlauer (UCI), Samar Abdi (UCI))